

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants : Noriaki MATSUNAGA et al.
U.S. Serial No. : Not Yet Assigned
Filing Date : July 28, 2003
For : ***SEMICONDUCTOR DEVICE AND ITS MANUFACTURING
METHOD***
Group Art Unit : Not Yet Assigned

745 Fifth Avenue
New York, New York 10151


EXPRESS MAIL

Mailing Label Number: EV205872328US

Date of Deposit: July 28, 2003

I hereby certify that this paper or fee is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" Service under 37 CFR 1.10 on the date indicated above and is addressed to: **Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.**

CHARLES JACKSON
(Typed or printed name of person mailing paper or fee)


(Signature of person mailing paper or fee)

CLAIM OF PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicants hereby claim priority under 35 U.S.C. §§119 and/or 120, from
Japanese Application No. 2003-003290 filed January 9, 2003, a certified copy of which is
enclosed.

Acknowledgment of the claim of priority and of the receipt of said certified copy
is respectfully requested.

Please charge any additional fees required for the filing of this document or credit
any overpayment to Deposit Account No. 50-0320.

Respectfully submitted,

FROMMER LAWRENCE & HAUG LLP
Attorneys for Applicants

By:

A handwritten signature in black ink, appearing to read 'Grace L. Pan', written over a horizontal line.

Grace L. Pan
Registration No. 39,440
Tel. (212) 588-0800
Fax (212) 588-0500

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2003年 1月 9日

出 願 番 号

Application Number:

特願2003-003290

[ST.10/C]:

[JP 2003-003290]

出 願 人

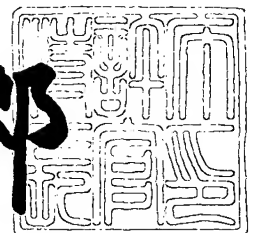
Applicant(s):

株式会社東芝

2003年 2月 7日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3005119

【書類名】 特許願

【整理番号】 A000205113

【提出日】 平成15年 1月 9日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/88

【発明の名称】 半導体装置およびその製造方法

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横
浜事業所内

【氏名】 松永 範昭

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横
浜事業所内

【氏名】 東 和幸

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100108855

【弁理士】

【氏名又は名称】 蔵田 昌俊

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】 半導体基板上で炭素を含むシリコン酸化膜を用いた第 1 の絶縁膜上に、第 1 の絶縁膜よりも炭素の濃度の低いまたは炭素を含まない第 2 の絶縁膜が積層されてなる層間絶縁膜と、

前記第 1 の絶縁膜と第 2 の絶縁膜の界面において第 1 の絶縁膜の開口寸法が第 2 の絶縁膜の開口寸法よりも小さくなるように前記層間絶縁膜に開口されたビアホールに埋め込まれたメタル配線材料からなるビア

とを具備することを特徴とする半導体装置。

【請求項 2】 半導体基板上で炭素を含むシリコン酸化膜を用いた第 1 の絶縁膜上に、第 1 の絶縁膜よりも炭素の濃度の低いまたは炭素を含まない第 2 の絶縁膜が積層されてなる層間絶縁膜と、

前記第 1 の絶縁膜と第 2 の絶縁膜の界面において第 1 の絶縁膜の開口寸法が第 2 の絶縁膜の開口寸法よりも小さくなるように前記層間絶縁膜に開口された配線溝に埋め込まれたメタル配線材料からなるメタル配線

とを具備することを特徴とする半導体装置。

【請求項 3】 前記第 2 の絶縁膜の開口縁部の垂直断面がテーパ形状になっていることを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】 前記第 1 の絶縁膜と第 2 の絶縁膜の界面における第 1 の絶縁膜の開口縁部の垂直断面がテーパ形状になっていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】 前記第 1 の絶縁膜の開口部の側面の垂直断面が逆テーパ形状になっていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【請求項 6】 前記第 1 の絶縁膜の開口部の側面の垂直断面が樽型になっていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【請求項 7】 前記第 1 の絶縁膜の配線溝に埋め込まれたメタル配線のパターンが 2 つ以上並んでいる場合には、隣り合うメタル配線相互間の第 1 の絶縁膜

の幅をAとすると、第1の絶縁膜と第2の絶縁膜の界面における第1の絶縁膜の幅と第2の絶縁膜の幅との差が、 $A/2$ 以下であることを特徴とする請求項2乃至6のいずれか1項に記載の半導体装置。

【請求項8】 前記メタル配線は、前記配線溝にバリヤメタル膜を介して埋め込まれており、

前記第1の絶縁膜と第2の絶縁膜の界面における第1の絶縁膜の幅と第2の絶縁膜の幅との差が、前記メタル配線を形成する時に堆積されるバリヤメタル膜の膜厚Dに対して2倍以上になるように設定されていることを特徴とする請求項2乃至7のいずれか1項に記載の半導体装置。

【請求項9】 前記ビアは、前記ビアホールにバリヤメタル膜を介して埋め込まれており、

前記第1の絶縁膜と第2の絶縁膜の界面における第1の絶縁膜の幅と第2の絶縁膜の幅との差が、前記メタル配線またはビアを形成する時に堆積されるバリヤメタル膜の膜厚Dに対して2倍以上になるように設定されていることを特徴とする請求項1、3乃至5のいずれか1項に記載の半導体装置。

【請求項10】 半導体基板上で炭素を含むシリコン酸化膜を用いた第1の絶縁膜上に、第1の絶縁膜よりも炭素の濃度の低いまたは炭素を含まない第2の絶縁膜が積層されてなる層間絶縁膜を形成する工程と、

前記層間絶縁膜に配線溝を形成する工程と、

前記工程により前記第1の絶縁膜中の配線溝またはビアホールの側面に生じた炭素の濃度が低下したダメージ層を除去し、さらに、前記第2の絶縁膜の開口縁部を後退させる工程と、

前記配線溝の内部にメタル配線材料を埋め込み、メタル配線を形成する工程とを具備することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に係り、特に炭素（以下、Cと記す）を含む層間絶縁膜を用いた多層配線におけるメタル配線やビア(Via)の断面形

状およびその形成方法に関するもので、例えば銅（以下、Cuと記す）あるいはその合金を用いたメタル配線とかビアを有する半導体集積回路に使用されるものである。

【 0 0 0 2 】

【従来の技術】

近年、LSI の高速化のために、多層配線の層間絶縁膜(Inter Layer Dielectric; ILD)として低誘電率膜が用いられるようになってきた。従来の SiO_2 膜の比誘電率は4.0 前後、弗素（以下、F と記す）を添加した SiO_2 膜の比誘電率は3.4-3.9 程度であり、比誘電率がさらに低い3 以下の絶縁膜も使われるようになった。

【 0 0 0 3 】

しかし、一般に、誘電率の低い材料は機械的な強度が低い。また、低誘電率化のためにC を膜中に含む場合が多い。その場合、添加されたC や CH_3 （メチル基）などは、レジストのアッシングやRIE（反応性イオンエッチング）といったドライ加工プロセスによってダメージ（C 濃度が低下する）が起こる。

【 0 0 0 4 】

また、CMP などを受ける機械的なダメージやドライ加工プロセスで入るダメージを防止するために、C 濃度の異なる絶縁膜を積層して層間絶縁膜を構成することが行われる。この構造の層間絶縁膜は、膜の上方向からの機械的、化学的ダメージに対しては効果があるが、配線溝やビアホールを加工した際の側面は低誘電率膜が露出するので上記効果が得られない。

【 0 0 0 5 】

以下、上記構造の層間絶縁膜における問題点を説明する。

【 0 0 0 6 】

図10（a）、（b）は、従来の半導体装置の多層配線構造における一部を取り出してビアホール（あるいは配線溝）を形成する工程の一例を示している。

【 0 0 0 7 】

図10（a）に示すように、半導体基板（図示せず）上の絶縁膜101 中に下層配線102 が埋め込まれており、この下層配線102 および絶縁膜101 の上に層間絶縁膜103 が堆積されている。この層間絶縁膜103 は、例えばメチルシロキサン、

SiOCH、SiOCのようにCを含むシリコン酸化膜（以下、Si酸化膜と記す）を用いた第1の絶縁膜104の上に、キャップ(Cap)膜としてC濃度の少ない（またはCを含まない）第2の絶縁膜（例えばSiO₂、SiOCHでC濃度が低いものなど）105が積層された一体構造のものである。

【0008】

このような構造の層間絶縁膜103にビアホール（あるいは配線溝）を形成すると、RIEやレジストのアッシング（剥離）などのプロセスによって前記ビアホールを加工した際の側面には、前記Cを添加したSiO₂膜のC濃度が低下したダメージ層106が生じる。

【0009】

このダメージ層106は、SiO₂に近い性質を持つので、後で実施されるHFやNHF₃などの薬液を用いたウェットエッチング工程において、図10（b）に示すように溶解し易く、また、後の熱工程により堆積収縮を起こす場合もある。結果として、ビアホールの開口寸法は第1の絶縁膜104より第2の絶縁膜105の方が小さくなり、第1の絶縁膜104の開口部に第2の絶縁膜105の開口縁部が底状に残る。

【0010】

図11（a）、（b）は、従来の半導体装置の多層配線構造における一部を取り出してビアホール（あるいは配線溝）を形成する工程の他の例を示している。

【0011】

図11（a）に示すように、前記した第1の絶縁膜104の上にキャップ膜として前記したような第2の絶縁膜105をプラズマ成膜した場合には、第1の絶縁膜104の上面にもダメージ層106が生じる。また、この層間絶縁膜にビアホール（あるいは配線溝）を形成すると、RIEやレジストのアッシングなどのプロセスによってビアホールの側面には前記したようなダメージ層106が生じる。これらのダメージ層106も、後で実施されるHFやNHF₃などの薬液を用いたウェットエッチング工程において、図11（b）に示すように溶解し易い。結果として、前述と同様に、第1の絶縁膜104の開口部に第2の絶縁膜105の開口縁部が底状に残る。

【 0 0 1 2 】

図 1 0 (b) や図 1 1 (b) に示したように第 1 の絶縁膜 104 の開口部に底状に残った第 2 の絶縁膜 105 の開口縁部は、後工程で配線またはビアを形成する時に堆積されるバリヤメタル膜に薄い部分や段切れを生じさせたり、メタル配線材料 (Cuあるいはその合金) の埋め込みが不十分になったりする原因となり、配線の信頼性上、好ましくない。また、バリヤメタル膜の薄い部分から熱処理時に埋め込みメタル配線の飛び出し現象が生じ、埋め込み配線部やビア部のエレクトロマイグレーション、ストレスマイグレーション耐性などを低下させる。

【 0 0 1 3 】

そこで、エッチングプロセス、アッシングプロセス、洗浄プロセスなどを最適化して上記底をできるだけ小さくするための努力が行われているが、程度の差はあっても、原理的に底が発生してしまう。なお、上記したように底が発生することは非特許文献 1 に開示されている。

【 0 0 1 4 】

【非特許文献 1】

K.Higashi et.al, "A Manufacturable Copper/Low-k SiO₂/SiCN Process Technology for 90nm-node High Performance eDRAM", 2002 proceedings of IEEE IITC pp.15-17

【 0 0 1 5 】

【発明が解決しようとする課題】

上記したように従来の半導体装置の多層配線構造において C を含む Si 酸化膜からなる第 1 の絶縁膜上にそれよりも C 濃度の少ない (または C を含まない) 第 2 の絶縁膜を積層した層間絶縁膜に形成された配線溝またはビアホールに埋め込み配線またはビアを形成する時に堆積されるバリヤメタル膜に薄い部分や段切れを生じたり、メタル配線材料の埋め込みが不十分になるという問題があった。

【 0 0 1 6 】

本発明は上記の問題点を解決すべくなされたもので、C を含む Si 酸化膜からなる第 1 の絶縁膜上にそれよりも C 濃度の少ない (または C を含まない) 第 2 の絶縁膜を積層した層間絶縁膜に形成された配線溝またはビアホールに埋め込み配線

またはビアを形成する時に堆積されるバリヤメタル膜に薄い部分や段切れが生じることを防止し、メタル配線材料の埋め込み性の向上、埋め込み配線部やビア部のエレクトロマイグレーション、ストレスマイグレーション耐性の向上を図り得る半導体装置およびその製造方法を提供することを目的とする。

【 0 0 1 7 】

【課題を解決するための手段】

本発明の第 1 の態様に係る半導体装置は、半導体基板上で炭素を含むシリコン酸化膜を用いた第 1 の絶縁膜上に、第 1 の絶縁膜よりも炭素の濃度の低いまたは炭素を含まない第 2 の絶縁膜が積層されてなる層間絶縁膜と、前記第 1 の絶縁膜と第 2 の絶縁膜の界面において第 1 の絶縁膜の開口寸法が第 2 の絶縁膜の開口寸法よりも小さくなるように前記層間絶縁膜に開口されたビアホールに埋め込まれたメタル配線材料からなるビアとを具備することを特徴とする。

【 0 0 1 8 】

本発明の第 2 の態様に係る半導体装置は、半導体基板上で炭素を含むシリコン酸化膜を用いた第 1 の絶縁膜上に、第 1 の絶縁膜よりも炭素の濃度の低いまたは炭素を含まない第 2 の絶縁膜が積層されてなる層間絶縁膜と、前記第 1 の絶縁膜と第 2 の絶縁膜の界面において第 1 の絶縁膜の開口寸法が第 2 の絶縁膜の開口寸法よりも小さくなるように前記層間絶縁膜に開口された配線溝に埋め込まれたメタル配線材料からなるメタル配線とを具備することを特徴とする。

【 0 0 1 9 】

本発明の半導体装置の製造方法は、半導体基板上で炭素を含むシリコン酸化膜を用いた第 1 の絶縁膜上に、第 1 の絶縁膜よりも炭素の濃度の低いまたは炭素を含まない第 2 の絶縁膜が積層されてなる層間絶縁膜を形成する工程と、前記層間絶縁膜に配線溝を形成する工程と、前記工程により前記第 1 の絶縁膜中の配線溝またはビアホールの側面に生じた炭素の濃度が低下したダメージ層を除去し、さらに、前記第 2 の絶縁膜の開口縁部を後退させる工程と、前記配線溝の内部にメタル配線材料を埋め込み、メタル配線またはビアを形成する工程とを具備することを特徴とする。

【 0 0 2 0 】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0021】

＜第1の実施形態＞

図1（a）乃至（c）は、本発明の第1の実施形態に係る半導体装置の多層配線構造の一部を取り出してビアホール（あるいは配線溝）を形成する工程の断面構造を示している。

【0022】

まず、図1（a）に示すように、半導体基板（図示せず）上の第1の層間絶縁膜11中にメタル配線（下層配線）12を埋め込み、この下層配線12および第1の層間絶縁膜11の上に第2の層間絶縁膜13を堆積する。この第2の層間絶縁膜13は、Cを含むSi酸化膜（ SiO_2 膜）を用いた第1の絶縁膜14の上に、キャップ膜としてC濃度の少ない（またはCを含まない）第2の絶縁膜15が積層された一体構造のものである。上記第1の絶縁膜14は、例えばメチルシロキサン、 SiOCH 、 SiOC のいずれかであり、第2の絶縁膜15は、例えば SiO_2 、 SiOCH であってC濃度が低いものなどである。

【0023】

次に、リソグラフィ工程によってレジストパターン（図示せず）を形成し、これをマスクとするRIE工程によって上記構造の層間絶縁膜13にビアホール17を形成し、前記レジストパターンをアッシングにより剥離する。この際、RIEやレジスタッシングなどのプロセスによって、前記ビアホール17の側面の表面には、前記第1の絶縁膜（Cを添加した SiO_2 膜）のC濃度が低下したダメージ層16が生じる。

【0024】

次に、 FH 、 NHF_3 などを含む薬液を用いたウェットエッチング処理を行い、第1の絶縁膜14のビアホール側面の表面層および第2の絶縁膜15の表面層を溶解する。この時、ウェットエッチング処理を所定の時間以上行くと、図1（b）～（c）に示す過程を経て、第1の絶縁膜14と第2の絶縁膜15の界面において第1の絶縁膜14の開口径よりも第2の絶縁膜15の開口径が大きな形状が得られる。

【 0 0 2 5 】

ここで、上記第 1 の絶縁膜 14 と第 2 の絶縁膜 15 の界面における開口径の関係を、第 1 の絶縁膜 < 第 2 の絶縁膜とするためのプロセスの一例を説明する。

【 0 0 2 6 】

通常、第 1 の絶縁膜 14 中のビアホール 17 の側面に生じたダメージ層 16 は、C 濃度が低くなっており、かつ、酸化によってダメージを受けた不完全な膜であるので、前記ウェットエッチング時に HF、 NH_4F_3 などの酸に溶ける。この時のエッチングレートは第 2 の絶縁膜 15 よりも速いので、図 1 (b) に示す状態になる。

【 0 0 2 7 】

このようにウェットエッチング処理でダメージ層 16 が除去された状態でビアホール側面に表面が露出する本来の第 1 の絶縁膜 14 は、C 添加膜であるので、前記 HF、 NH_4F_3 などによるエッチングレートが極めて遅い。一方、C 濃度が比較的低い第 2 の絶縁膜 15 は、前記 HF、 NH_4F_3 などによるエッチングレートが前記ダメージ層 16 と第 1 の絶縁膜 14 の中間程度である。

【 0 0 2 8 】

したがって、前記ダメージ層 16 が溶解した後は、本来の第 1 の絶縁膜 14 はエッチングが進まないが、第 2 の絶縁膜 15 は第 1 の絶縁膜 14 よりもエッチングが進む。このエッチング時間を適切に選ぶことにより、図 1 (c) に示すように、第 2 の絶縁膜 15 は開口寸法の大きな形状が得られ、第 1 の絶縁膜 14 と第 2 の絶縁膜 15 の界面における開口径を、第 1 の絶縁膜 < 第 2 の絶縁膜にすることができる。

【 0 0 2 9 】

これにより、第 1 の絶縁膜 14 の開口部に第 2 の絶縁膜 15 の開口縁部が底状に残ることが防止され、後工程でビアホール 17 内にバリヤメタル膜 18 を介してメタル配線材料 (Cu あるいはその合金) を埋め込んでビア 19 を形成する際に、ビアホール内面でバリヤメタル膜 18 の段切れが生じたり、メタル配線材料 (Cu あるいはその合金) の埋め込みが不十分になることを防止でき、配線の信頼性が向上することになる。

【 0 0 3 0 】

図 2 は、図 1 (b)、(c) に示したウェットエッチング処理における例えば

HF溶液に対するダメージ層16、第2の絶縁膜15、第1の絶縁膜14の各エッチング速度の測定データを示す特性図である。ここで、上記HF溶液は、 H_2O とHFとが例えば100:1であり、第1の絶縁膜14と第2の絶縁膜15の界面における第2の絶縁膜15の後退量Bを上記データに基づいて決定することができる。

【0031】

<第1の実施形態の変形例>

第1の実施形態で前述したように第1の絶縁膜14と第2の絶縁膜15の界面における開口径の関係が第1の絶縁膜<第2の絶縁膜であるビアホール（あるいは配線溝）の断面形状の複数の変形例を以下に示す。

【0032】

図3は、第1の実施形態の変形例1に係る多層配線構造の一部を取り出して断面構造を示している。

【0033】

図3中に示すビアホール（あるいは配線溝）171は、図1（c）と比べて、第2の絶縁膜15の開口径が第1の絶縁膜14と第2の絶縁膜15の界面から離れるほど大きくなるように、第2の絶縁膜15の開口縁断面がテーパ状に加工されている点が異なり、その他は同じであるので図1（c）中と同一符号を付している。

【0034】

第2の絶縁膜15はその加工条件によって様々な形状で加工されるが、図3に示す構造は、第1の絶縁膜14と第2の絶縁膜15の界面における開口径の関係が第1の絶縁膜<第2の絶縁膜となっているので、第1の実施形態で前述したような効果が得られる。

【0035】

図4は、第1の実施形態の変形例2に係る多層配線構造の一部を取り出して断面構造を示している。

【0036】

図4中に示すビアホール（あるいは配線溝）172は、図3と比べて、第1の絶縁膜14の開口径が第1の絶縁膜14と第2の絶縁膜15の界面に接近するほど大きくなるように、第1の絶縁膜14の開口縁断面がRIEなどでテーパ状に加工されてい

る（第 1 の絶縁膜 14 の開口縁の肩部が落とされた形状になっている）点が異なり、その他は同じであるので図 3 中と同一符号を付している。

【 0 0 3 7 】

図 4 に示す構造は、第 1 の絶縁膜 14 と第 2 の絶縁膜 15 の界面における開口径の関係が第 1 の絶縁膜 < 第 2 の絶縁膜となっているので、第 1 の実施形態で前述したような効果が得られる。

【 0 0 3 8 】

図 5 は、第 1 の実施形態の変形例 3 に係る多層配線構造の一部を取り出して断面構造を示している。

【 0 0 3 9 】

図 5 中に示すビアホール（あるいは配線溝）173 は、図 3 と比べて、第 1 の絶縁膜 14 中のビアホールの開口径が第 1 の絶縁膜 14 と第 2 の絶縁膜 15 の界面に接近するほど小さくなるように、第 1 の絶縁膜 14 のビアホール側面の断面が逆テーパ状に加工されている点が異なり、その他は同じであるので図 3 中と同一符号を付している。

【 0 0 4 0 】

図 5 に示す構造は、第 1 の絶縁膜 14 と第 2 の絶縁膜 15 の界面における開口径の関係が第 1 の絶縁膜 < 第 2 の絶縁膜となっているので、第 1 の実施形態で前述したような効果が得られる。但し、第 1 の絶縁膜 14 のビアホール側面の断面が逆テーパ状に加工されていると、メタル配線材料（Cu など）の埋め込み性は他の例に比べて悪くなる。

【 0 0 4 1 】

なお、図 4 に示した第 1 の実施形態の変形例 2 と同様に、第 1 の絶縁膜 14 の開口縁断面を RIE など逆テーパ状に加工しておく、メタル配線材料の埋め込みが容易になる。

【 0 0 4 2 】

図 6 は、第 1 の実施形態の変形例 4 に係る多層配線構造の一部を取り出して断面構造を示している。

【 0 0 4 3 】

図 6 中に示すビアホール（あるいは配線溝）174 は、図 3 と比べて、第 1 の絶縁膜14のビアホール側面の断面が例えばビア樽のような樽型（ボウイング形状）に加工され、第 1 の絶縁膜14の開口縁の肩部が落とされた形状になっている点があり、その他は同じであるので図 3 中と同一符号を付している。

【 0 0 4 4 】

図 6 に示す構造は、第 1 の絶縁膜14と第 2 の絶縁膜15の界面における開口径の関係が第 1 の絶縁膜<第 2 の絶縁膜となっているので、第 1 の実施形態で前述したような効果が得られる。この場合、図 4 に示した第 1 の実施形態の変形例 2 と同様に、第 1 の絶縁膜14の開口縁断面を RIE などにてテーパ状に加工しておくこと、メタル配線材料の埋め込みが容易になる。

【 0 0 4 5 】

なお、上記した第 1 の実施形態の各変形例は限定されるものではない。また、第 1 の実施形態では、説明の簡単化のためにビアホールの断面形状を示しているが、デュアルダマシン (DD) プロセスにより配線溝の底面の一部にビアホールが連なる構造を形成する場合でも本発明を適用可能であることは言うまでもない。

【 0 0 4 6 】

<第 2 の実施形態>

図 7 は、本発明の第 2 の実施形態に係る半導体装置の多層配線構造における配線溝およびビアホールが形成された一部を取り出して断面構造を示している。

【 0 0 4 7 】

図 7 に示す構造は、第 1 の実施形態と同様に、半導体基板上の第 1 の絶縁膜71中に下層配線72が埋め込まれており、この下層配線72および第 1 の絶縁膜71の上に第 1 の絶縁膜74と第 2 の絶縁膜75が積層された層間絶縁膜73が形成されている。この場合、デュアルダマシン (DD) プロセスにより、第 1 の絶縁膜74の内部に達する深さの配線溝76と、第 1 の絶縁膜14中の配線溝76の底面の一部から前記下層配線12に達するビアホール77が RIE により形成されている。この RIE により第 1 の絶縁膜14中の配線溝76の内面とビアホール側面に生じたダメージ層（図示せず）は、後工程で FH 、 NHF_3 などを含む薬液を用いたウェットエッチング処理により溶解される。このウェットエッチング処理を所定の時間以上行うことにより、第

1の実施形態と同様に、第1の絶縁膜74と第2の絶縁膜75の界面における開口径の関係が第1の絶縁膜<第2の絶縁膜となる。これにより、第1の絶縁膜74の開口部に第2の絶縁膜75の開口縁部が底状に残ることが防止されるので、この後で前記ビアホール77および配線溝76の内部にバリヤメタル膜（図示せず）を介してメタル配線材料が埋め込まれて、ビア（図示せず）およびメタル配線（図示せず）が形成される。

【0048】

図7に示す構造は、第1の絶縁膜74と第2の絶縁膜75の界面における開口径の関係が第1の絶縁膜<第2の絶縁膜となっているので、第1の実施形態で前述したような効果が得られる。

【0049】

図8は、図7に示した構造が繰り返す場合の第2の絶縁膜の後退量Bの条件を説明するために示す断面図である。

【0050】

上層のメタル配線20のパターンが2つ以上並んでいる場合、第1の絶縁膜74と第2の絶縁膜75の界面における第2の絶縁膜75の後退量Bは、隣り合う上層配線相互間のスペース（第1の絶縁膜74の幅）をAとすると、 $B < 0.25A$ が妥当である。換言すれば、第1の絶縁膜74と第2の絶縁膜75の界面における第1の絶縁膜74の幅Aと第2の絶縁膜75の幅との差は $A/2$ 以下であることが妥当である。

【0051】

上記第2の絶縁膜75の後退量Bを、プロセスの揺らぎによって第2の絶縁膜75が後退した場合の後退量と明らかに識別するためには、メタル配線を形成する時に溝内面に堆積されるバリヤメタル膜78の膜厚Dに対する後退量Bが同等程度以上（ $B \geq D$ ）になるように設定すればよい。換言すれば、第1の絶縁膜74と第2の絶縁膜75の界面における第1の絶縁膜74の幅Aと第2の絶縁膜75の幅との差はバリヤメタル膜の膜厚Dに対して2倍以上になるように設定すればよい。

【0052】

同様に、前述した第1の実施形態およびその変形例においても、ビア19を形成する時に堆積されるバリヤメタル膜18の膜厚Dに対して第2の絶縁膜15の後退量

Bが同等程度以上になるように設定することにより、プロセスの揺らぎにより第2の絶縁膜15が後退した場合の後退量と明らかに識別することが可能になる。

【0053】

＜第2の実施形態の変形例＞

図9は、第2の実施形態の変形例1に係る多層配線構造の一部を取り出して断面構造を示している。

【0054】

図7に示した第2の実施形態では、第1の絶縁膜74に配線溝76とビアホール77が形成されているが、第1の絶縁膜74を多層構造で形成してもよく、その一例を以下に説明する。

【0055】

図9に示す構造は、図7に示した構造と比べて、第1の絶縁膜74は、三層構造を有し、最下層の絶縁膜741にビアホール77が形成され、中間層の絶縁膜742および最上層の絶縁膜743に配線溝76が形成されている点が異なり、その他は同じであるので図7中と同一符号を付している。この場合、第1の絶縁膜74中の最上層の絶縁膜743にSiOC系の膜が用いられ、その上にC濃度が低い第2の絶縁膜75が堆積され、SiOC系の絶縁膜743と第2の絶縁膜75の界面における開口径の関係がSiOC系の膜＜第2の絶縁膜となっている。なお、第1の絶縁膜74中の中間層の絶縁膜742および最下層の絶縁膜741は、第2の絶縁膜75から離れているので、その膜質は特に限定されるものではない。

【0056】

なお、第2の実施形態においても、前述した第1の実施形態の変形例におけるビアホールと同様に、配線溝の断面形状を種々変形することが可能である。

【0057】

また、前記各実施形態においては、第1の絶縁膜14,74として、Cを含むSi酸化膜を用いたが、Cを含み、かつ、Siを含まない有機膜（例えばCF膜、CN(H)膜）などを用いてもよい。

【0058】

【発明の効果】

上述したように本発明の半導体装置およびその製造方法によれば、層間絶縁膜に形成された配線溝またはビアホールの開口部に底が残らない形状が得られ、配線溝またはビアホールに埋め込み配線またはビアを形成する時に堆積されるバリヤメタル膜に薄い部分や段切れを生じさせないようにし、配線材料メタルの埋め込み性の向上、埋め込み配線部やビア部のエレクトロマイグレーション、ストレスマイグレーション耐性の向上を図ることができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態に係る半導体装置の多層配線の一部を取り出してビアホール（あるいは配線溝）を形成する工程を示す断面図。

【図 2】 図 1 中に示したウェットエッチング処理において HF 溶液に対するダメージ層と第 1 の絶縁膜と第 2 の絶縁膜のエッチング速度の測定データを示す特性図。

【図 3】 図 1（c）に示した構造の変形例 1 を示す断面図。

【図 4】 図 1（c）に示した構造の変形例 2 を示す断面図。

【図 5】 図 1（c）に示した構造の変形例 3 を示す断面図。

【図 6】 図 1（c）に示した構造の変形例 4 を示す断面図。

【図 7】 本発明の第 2 の実施形態に係る半導体装置の多層配線構造における配線溝およびビアホールが形成された一部を取り出して示す断面図。

【図 8】 図 7 に示した構造が繰り返す場合の第 2 の絶縁膜の後退量 B の条件を説明するために示す断面図。

【図 9】 図 7 に示した構造の変形例 1 を示す断面図。

【図 10】 従来の半導体装置の多層配線構造における一部を取り出してビアホール（あるいは配線溝）を形成する工程の一例を示す断面図。

【図 11】 従来の半導体装置の多層配線構造における一部を取り出してビアホール（あるいは配線溝）を形成する工程の他の例を示す断面図。

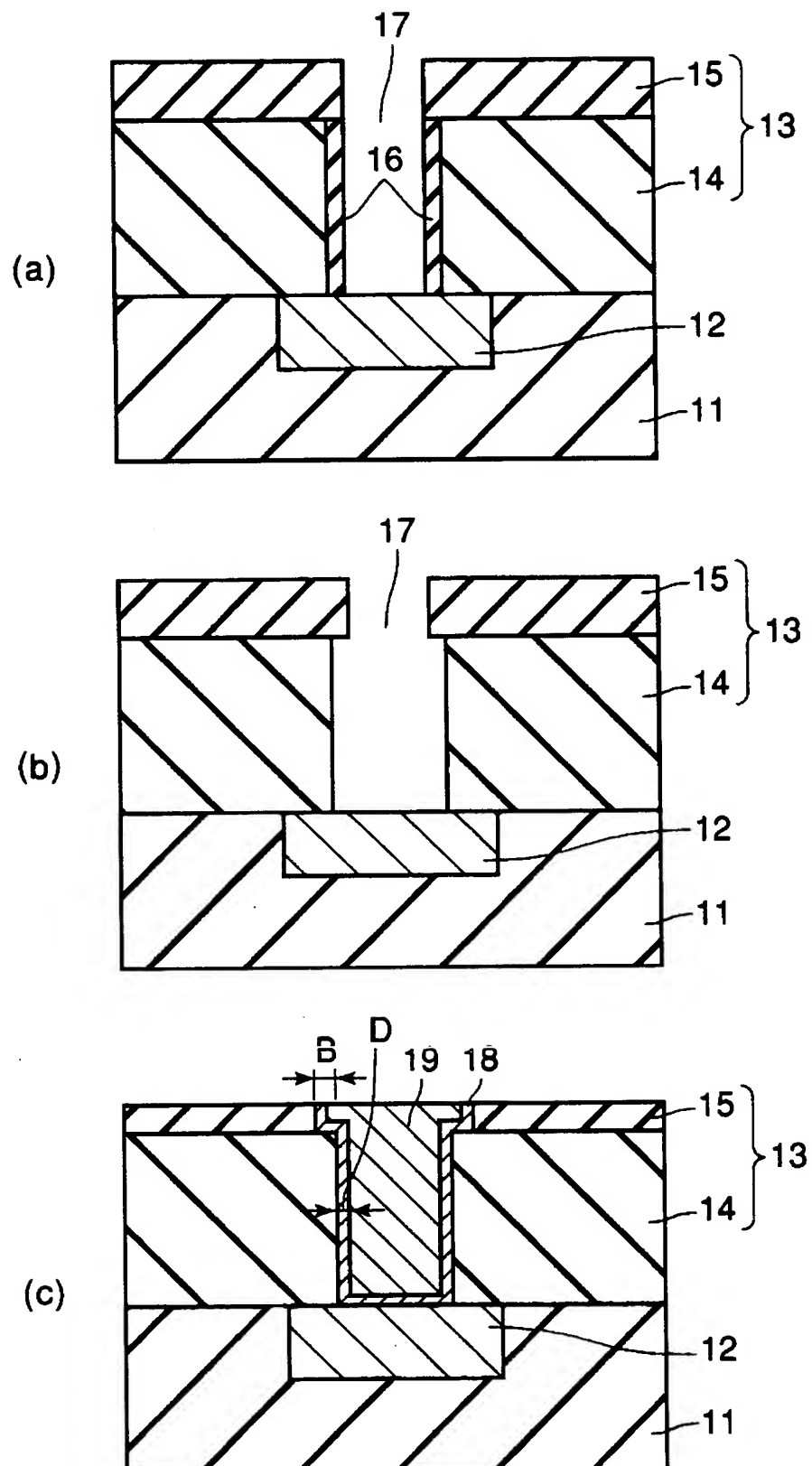
【符号の説明】

11…第 1 の層間絶縁膜、12…メタル配線（下層配線）、13…第 2 の層間絶縁膜、14…第 1 の絶縁膜、15…第 2 の絶縁膜、16…ダメージ層、17…ビアホール、18…バリヤメタル膜、19…ビア。

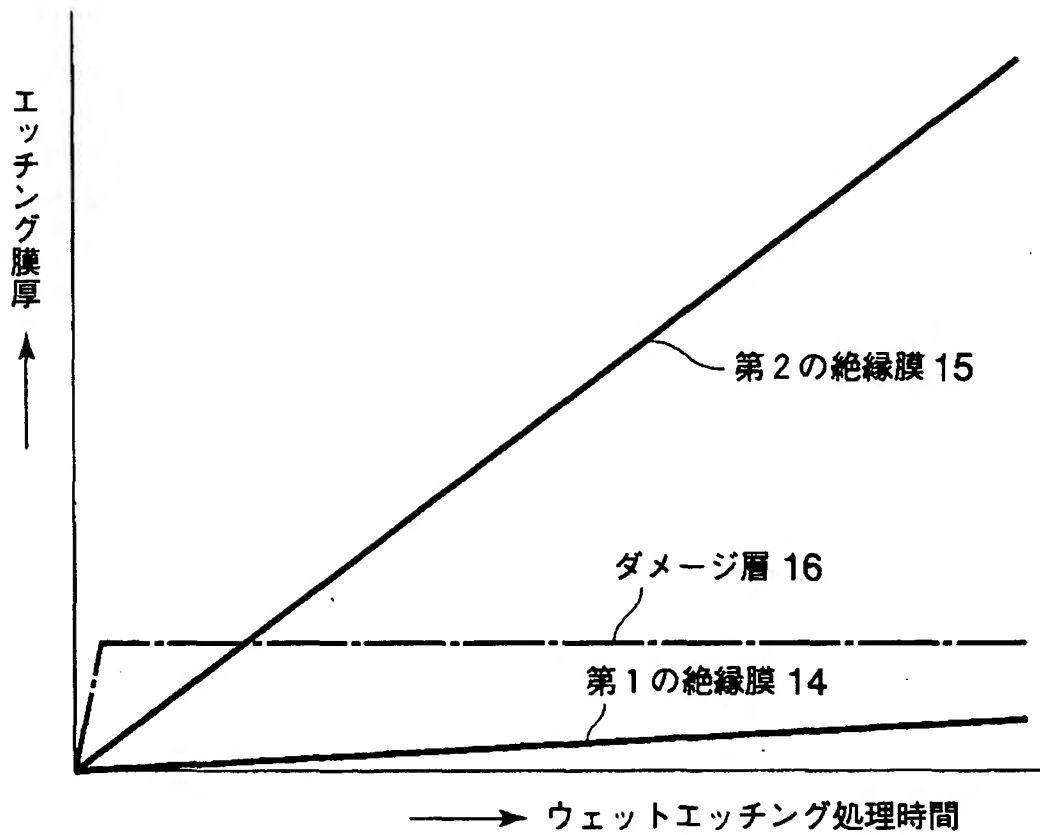
【書類名】

図面

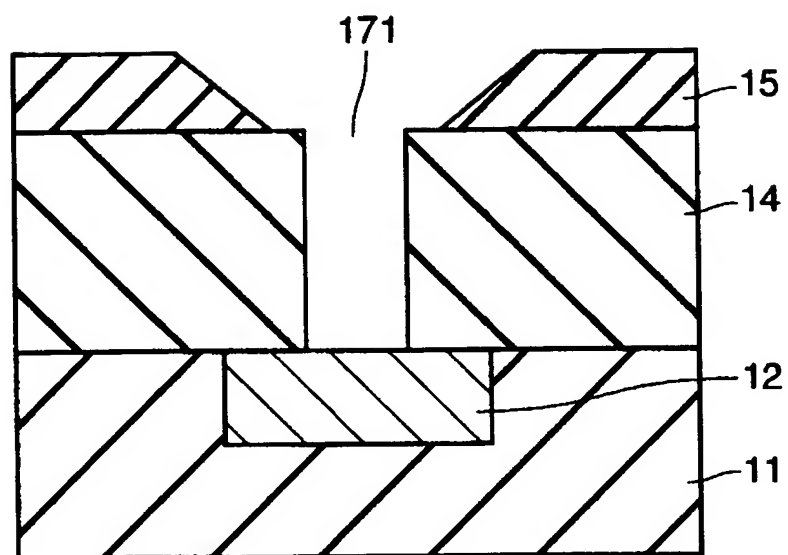
【図 1】



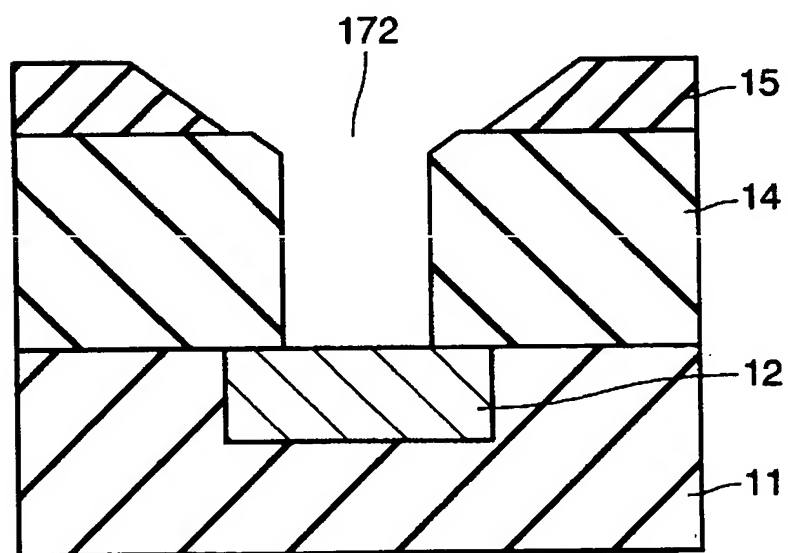
【図 2】



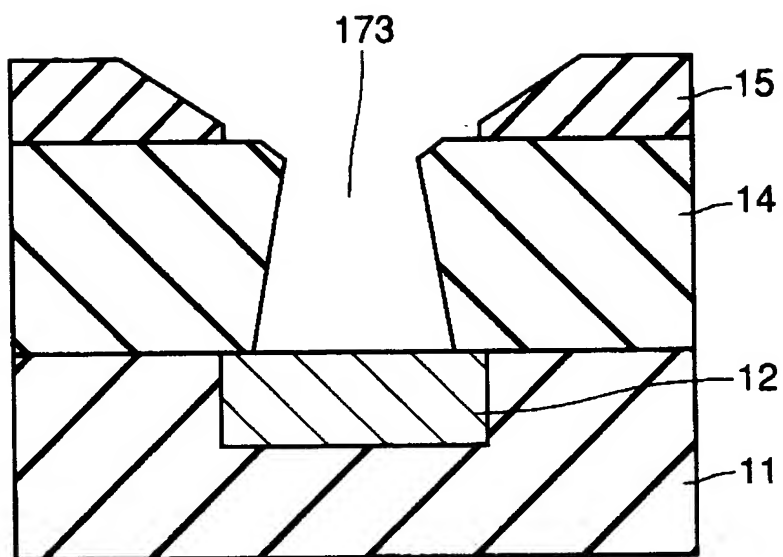
【図 3】



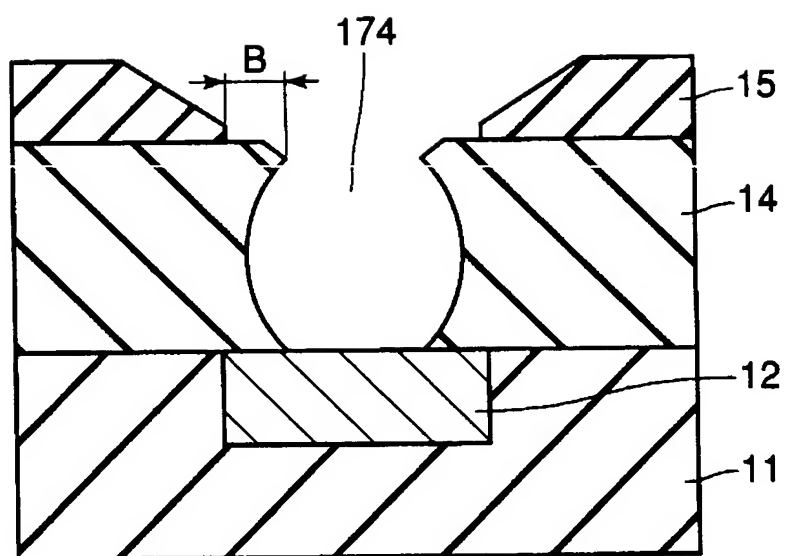
【図 4】



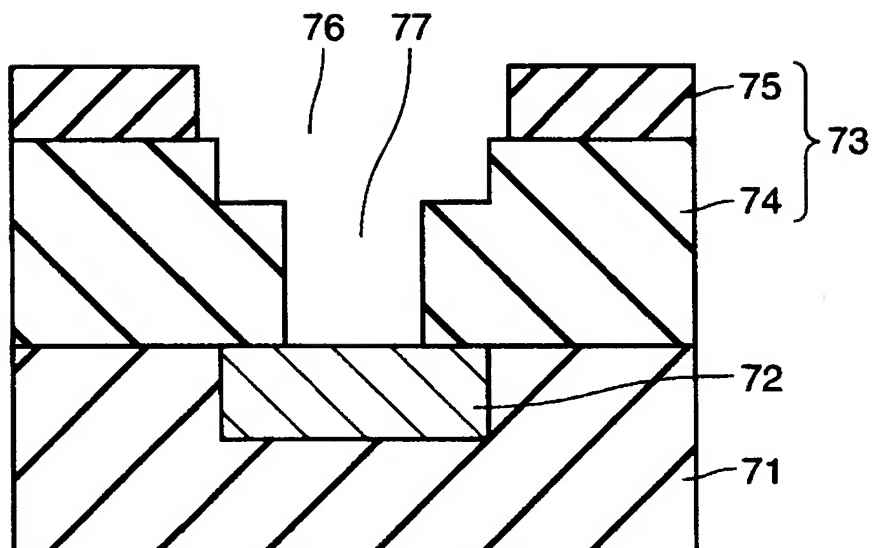
【図 5】



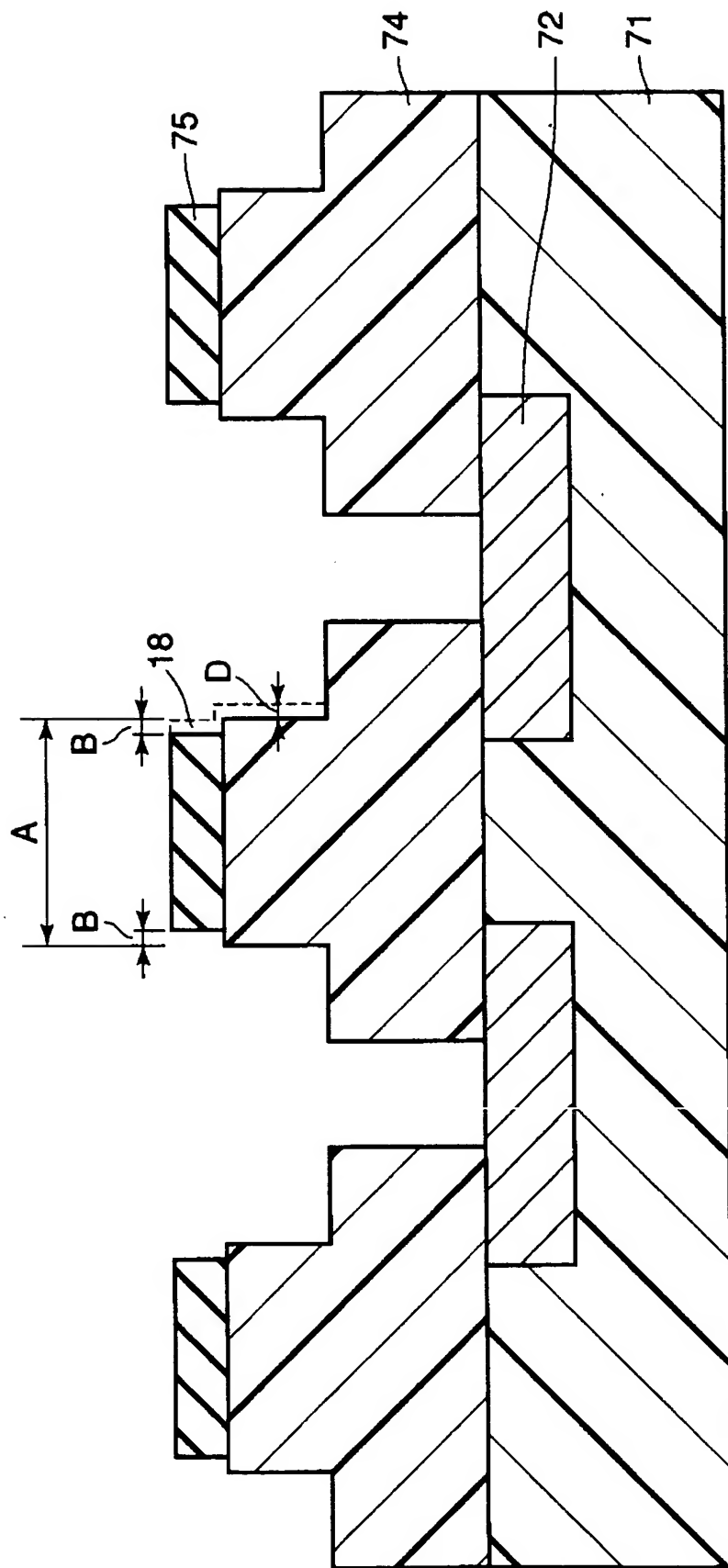
【図 6】



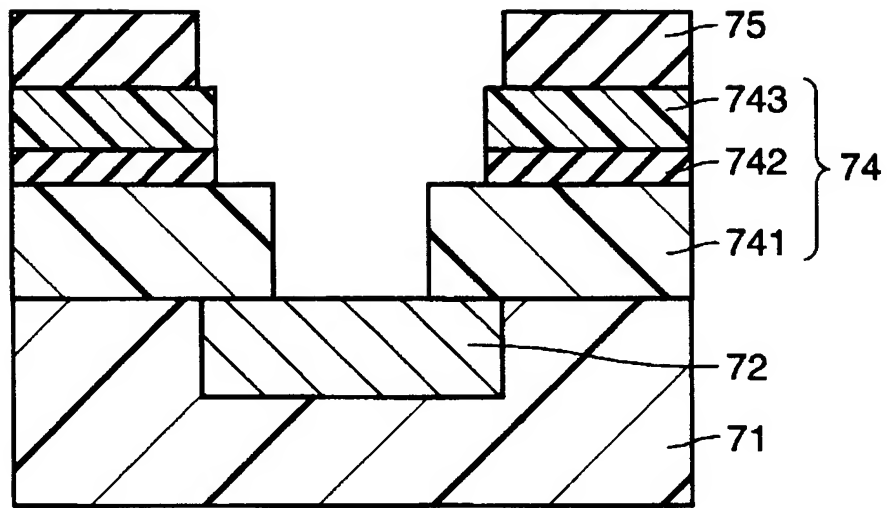
【図 7】



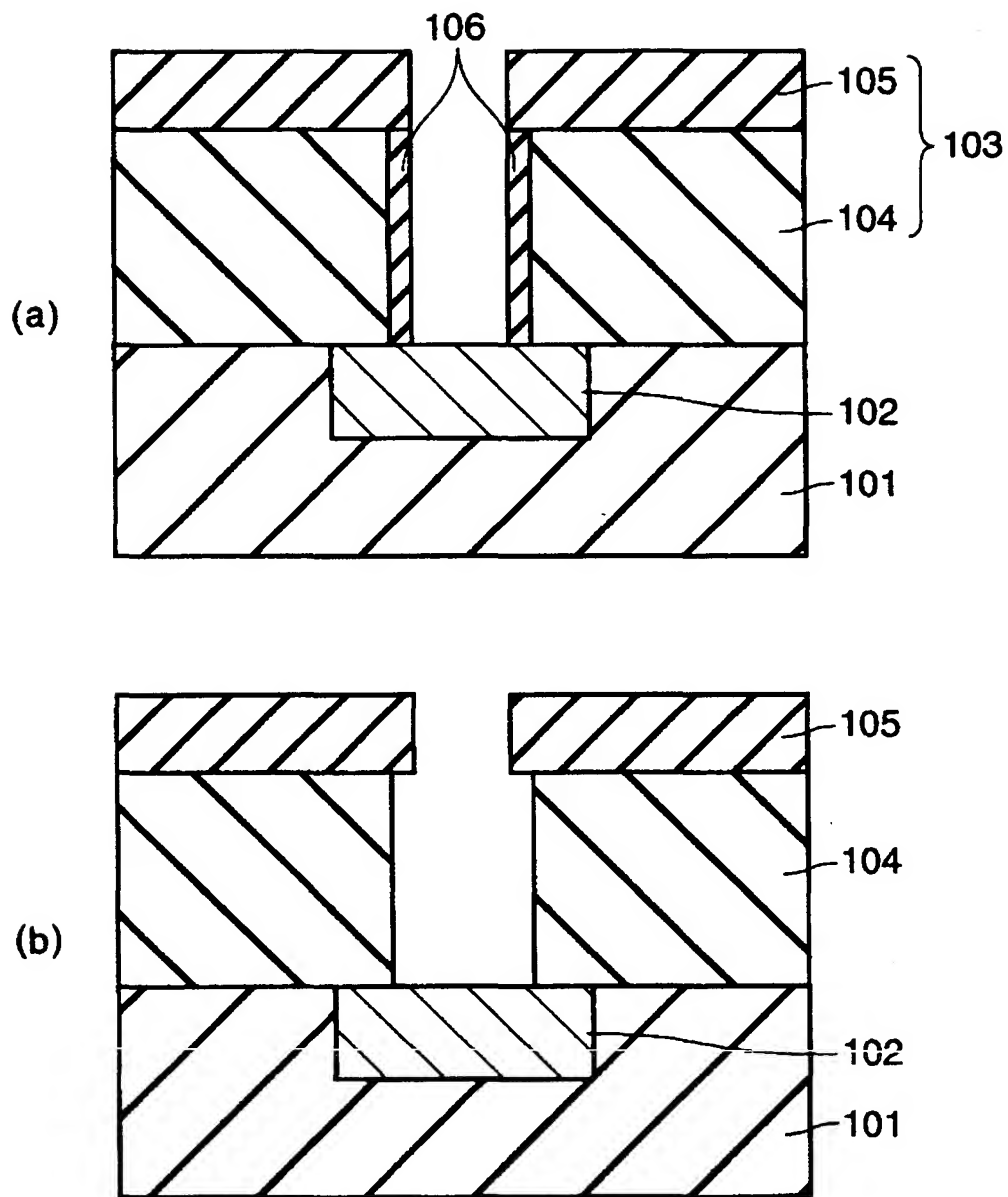
【図 8】



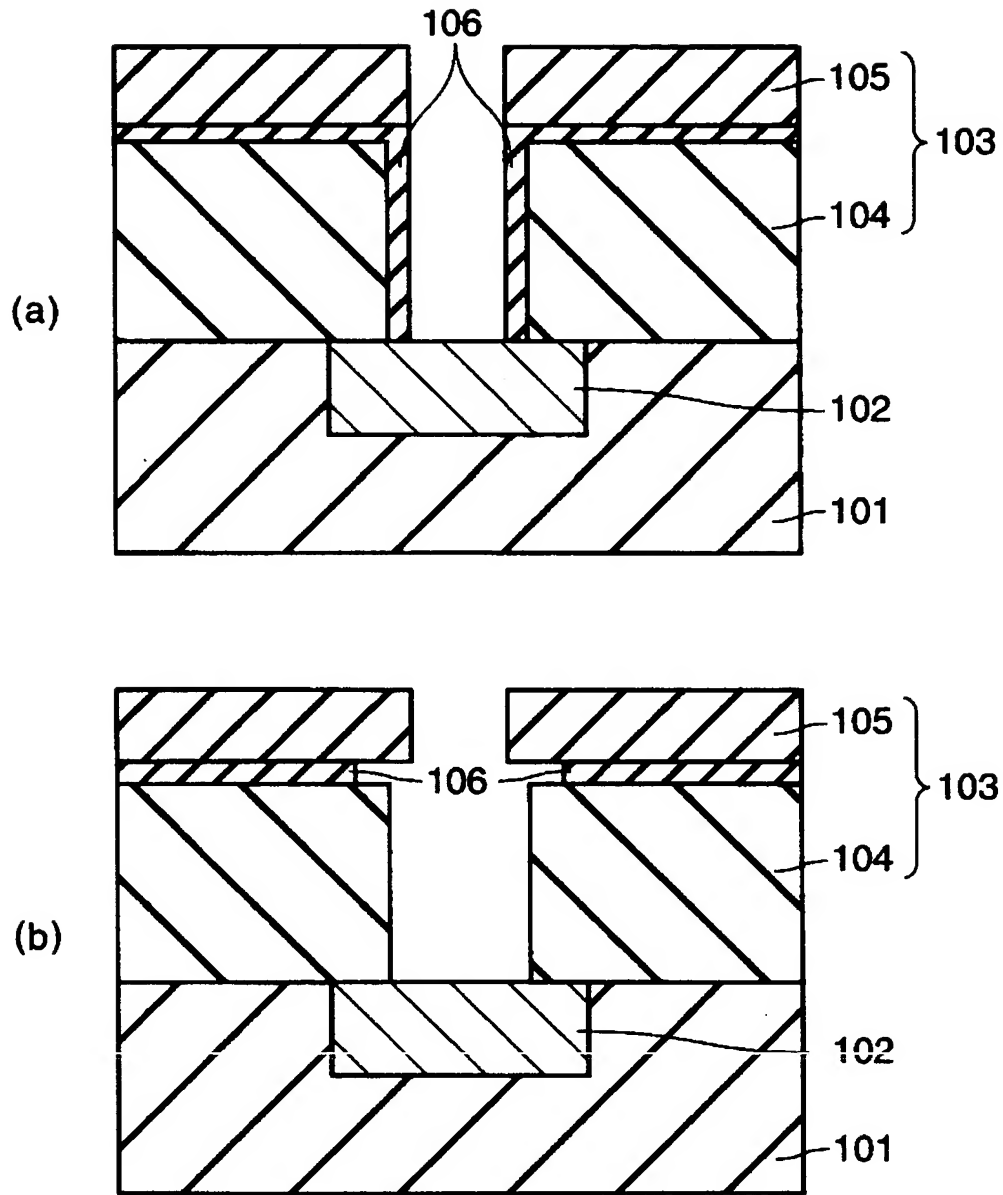
【図 9】



【図 1 0】



【図 1 1】



【書類名】 要約書

【要約】

【課題】層間絶縁膜に形成された配線溝またはビアホールの開口部に底が残らない形状を実現し、埋め込み配線またはビアの形成時にバリやメタル膜に薄い部分や段切れを生じさず、メタル配線材料の埋め込み性、埋め込み配線部やビア部のエレクトロマイグレーション、ストレスマイグレーション耐性の向上を図る。

【解決手段】半導体基板上でCを含むSi酸化膜を用いた第1の絶縁膜14上に、第1の絶縁膜よりもC濃度の低いまたはCを含まない第2の絶縁膜15が積層される層間絶縁膜13と、第1の絶縁膜と第2の絶縁膜の界面において第1の絶縁膜の開口寸法<第2の絶縁膜の開口寸法の関係の有するように層間絶縁膜に開口された配線溝またはビアホール17に埋め込まれたメタル配線材料からなるメタル配線またはビア19とを具備する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日	2001年 7月 2日
[変更理由]	住所変更
住 所	東京都港区芝浦一丁目1番1号
氏 名	株式会社東芝